

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2005 年 10 月 6 日 (06.10.2005)

PCT

(10) 国際公開番号
WO 2005/093840 A1

- (51) 国際特許分類: H01L 29/47, 29/872
 (21) 国際出願番号: PCT/JP2005/005530
 (22) 国際出願日: 2005 年 3 月 25 日 (25.03.2005)
 (25) 国際出願の言語: 日本語
 (26) 国際公開の言語: 日本語
 (30) 優先権データ:
 特願2004-092660 2004 年 3 月 26 日 (26.03.2004) JP
 (71) 出願人 (米国を除く全ての指定国について): 財団法人
 電力中央研究所 (Central Research Institute of Electric
 Power Industry) [JP/JP]; 〒1008126 東京都千代田区大
 手町一丁目 6 番 1 号 Tokyo (JP).
 (72) 発明者; および
 (75) 発明者/出願人 (米国についてのみ): 中村 智宣 (NAKA-
 MURA, Tomonori) [JP/JP]; 〒2400196 神奈川県横須
 賀市長坂 2-6-1 財団法人電力中央研究所 材料

科学研究所内 Kanagawa (JP). 土田 秀一 (TSUCHIDA,
 Hidekazu) [JP/JP]; 〒2400196 神奈川県横須賀市長坂
 2-6-1 財団法人電力中央研究所 材料科学研究所内
 Kanagawa (JP). 三柳 俊之 (MIYANAGI, Toshiyuki)
 [JP/JP]; 〒2400196 神奈川県横須賀市長坂 2-6-1 財
 団法人電力中央研究所 材料科学研究所内 Kanagawa
 (JP).

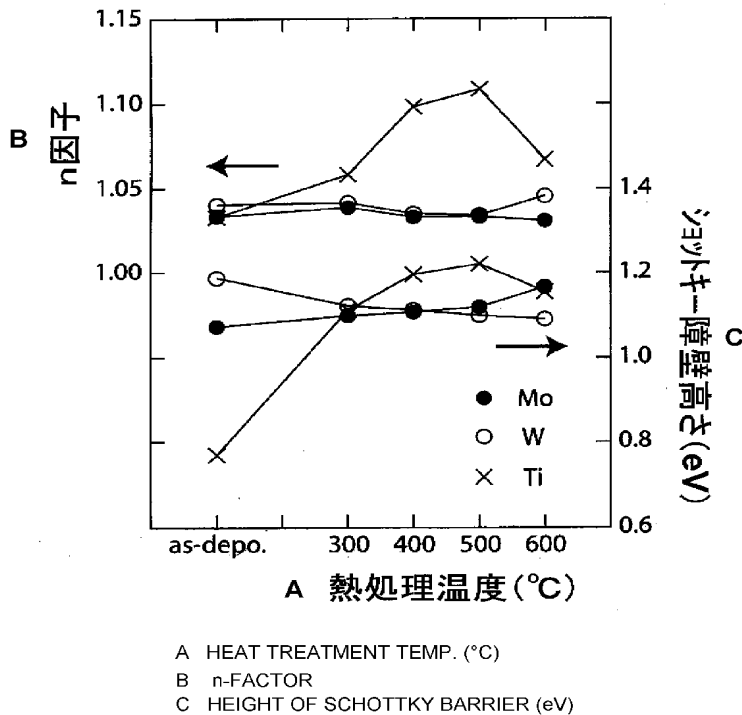
(74) 代理人: 鈴木 俊一郎 (SUZUKI, Shunichiro); 〒1410031
 東京都品川区西五反田七丁目 1 3 番 6 号 五反田山
 崎ビル 6 階 鈴木国際特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が
 可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR,
 BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM,
 DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU,
 ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT,
 LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI,
 NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

[続葉有]

(54) Title: PROCESS FOR PRODUCING SCHOTTKY JUNCTION TYPE SEMICONDUCTOR DEVICE

(54) 発明の名称: ショットキー接合型半導体装置の製造方法



(57) Abstract: A process for producing a Schottky junction type semiconductor device, comprising forming a Schottky electrode on a surface of silicon carbide epitaxial layer, wherein a Schottky electrode of molybdenum, tungsten or an alloy thereof is formed on a surface of silicon carbide epitaxial layer and is subjected to heat treatment so as to induce an alloying reaction at an interface of the silicon carbide epitaxial layer and the Schottky electrode, thereby forming an alloy layer at the interface, whereby the height of Schottky barrier is controlled while maintaining any n-factor at a nearly constant low value.

(57) 要約: 炭化珪素エピタキシャル層の表面にショットキー電極を形成するショットキー接合型半導体装置の製造方法において、炭化珪素エピタキシャル層の表面にモリブデン、タングステン、またはこれらの合金からなるショットキー電極を形成した後、熱処理することによって、炭化珪素エピタキシャル層とショットキー電極との界面で合金化反応を起こして該界面に合金層を形成し、これにより、n

因子をほぼ一定の低い値に保った状態でショットキー障壁の高さを制御する。

WO 2005/093840 A1



SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US,
UZ, VC, VN, YU, ZA, ZM, ZW.

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML,
MR, NE, SN, TD, TG).

(84) 指定国 (表示のない限り、全ての種類の広域保護
が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA,
SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ,
BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE,
BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU,
IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される
各PCTガゼットの巻頭に掲載されている「コードと略語
のガイダンスノート」を参照。

明 細 書

ショットキー接合型半導体装置の製造方法

技術分野

- [0001] 本発明は、炭化珪素エピタキシャル層の表面にショットキー電極層を形成するショットキー接合型半導体装置の製造方法に関する。

背景技術

- [0002] 炭化珪素(SiC)は、Siと比べてバンドギャップが約3倍、飽和ドリフト速度が約2倍、絶縁破壊電界強度が約10倍と優れた物性値を有する半導体であることから、電力用半導体装置の材料として開発が進み、現在ではSiCを用いたショットキーダイオードが市販されるに至っている。

このショットキーダイオードは、昇華法などにより結晶成長させたSiCのバルク単結晶をウエハ状にスライスして得られたSiC単結晶基板と、このSiC単結晶基板の表面から化学気相蒸着法(CVD:Chemical Vapor Deposition)でSiC単結晶膜を成長させたエピタキシャル層と、このエピタキシャル層の表面にスパッタ法、真空蒸着法などにより形成したショットキー電極と、SiC単結晶基板の裏面側に形成したオーミック電極とから構成される。ショットキー電極の材料としては、ニッケル、チタンなどが用いられている(特許文献1)。

- [0003] ショットキーダイオードのような、ショットキー接合型の電力用半導体装置では、電力損失を小さくする必要がある。順方向への通電時における電力損失と、逆方向電圧の作用時におけるリーク電流などによる電力損失との総和に基づいたショットキーダイオードの電力損失は、ショットキー電極とSiCエピタキシャル層との接合界面におけるショットキー障壁の高さ(SBH:Schottky Barrier Height)に依存する。

- [0004] 例えば、50%デューティーサイクルにおけるショットキーダイオードの電力損失密度は $1/2(V_f J_f + V_r J_r)$ と記載できる(非特許文献1)。ここで、 V_r は逆方向電圧、 J_f は順方向電流、 V_f は順方向電圧、 J_r は逆方向電流である。ショットキーダイオードの評価は V_r と J_f で表現される。一方、 V_f と J_r はSBHに依存する。一例として、 J_f を 100Acm^{-2} 、 V_r を4kVとして4H-SiCショットキーダイオードの電力損失を計算すると、25℃～200℃

の範囲内において、SBHが1.18～1.3eVであるときに最小になる。

[0005] 逆方向耐電圧が0.6～5.0kV程度であるショットキーダイオードが使用されることが多いが、このような逆方向耐電圧では、SBHが0.9～1.3eV程度である場合に電力損失が最小となる。しかし、ニッケルもしくはチタンでショットキー電極を形成した場合、そのSBHは、ニッケルで1.6eV、チタンで0.8eV程度となり、ショットキーダイオードの電力損失を最小にすることはできない。

[0006] SiC層上にTiでショットキー電極を形成した後、所定温度で熱処理を行うことによりSBHを制御することが提案されている。ところが、このようにチタンなどでショットキー電極を形成したものに熱処理を施すと、図2にも示したように、ショットキーダイオードの性能を表すパラメータである理想因子(n因子)の値が増大して、理想的な値である1から大きく離れてしまう。

[0007] 一般に、ショットキー障壁界面を通過する電流が障壁の山の上だけを通過する場合、すなわち熱拡散電流輸送のみであるとした場合では、電圧に対して電流が指数関数的に増大し、電流値は $\exp(eV/kT)-1$ (ここで、eは素電荷、Vは電圧、kはボルツマン定数、Tは温度)と表される。しかし、障壁の山の上だけでなく、障壁の内部をトンネリングなどにより通過する場合では、電圧が低くても電流が流れてしまい、電流値は上式からずれるため、電圧Vを見かけ上、式に合うように V/n で置き換えて、電流値は $\exp(eV/nkT)-1$ と表現される。このnが理想因子であり、熱拡散輸送電流のみの理想の場合では $n=1$ であるが、各種の要因によりこれ以外の電流が流れる実際の場合では、n因子の値は1よりも大きくなる。

[0008] 上記したように、Tiなどでショットキー電極を形成した後、SBHを制御するために所定温度での熱処理を行うとn因子の値は1よりも大幅に増加してショットキーダイオードの性能が劣化し、例えば逆方向電圧の作用時におけるリーク電流が増加してしまうなどの問題があった。

特許文献1:特開2000-188406号公報

非特許文献1:「アイイーイーイー トランス エレクトロン デバイシス (IEEE Trans. Electron Devices)」1993年3月、第40巻、第3号、p. 645-655

非特許文献2:「アイイーイーイー トランス エレクトロン デバイシス (IEEE Trans.

Electron Devices) 2002年4月、第49巻、第4号、p. 665—672

発明の開示

発明が解決しようとする課題

- [0009] 本発明は、上記したような従来技術における問題点を解決するためになされたものであり、ショットキーダイオードで多く使用される0.6～5.0kV程度の耐電圧のものを得る際に、n因子を増加させることなく、ショットキー障壁の高さを電力損失が最小となる所望の値に制御可能なショットキー接合型半導体装置の製造方法を提供することを目的としている。

課題を解決するための手段

- [0010] 本発明者は、モリブテンもしくはタングステンを用いてショットキー電極を形成して熱処理を行うことにより、n因子を約1.05以下に保った状態で、ショットキー障壁の高さを1.0～1.3eVと、電力損失が最小となる領域において所望の最適値に制御することができることを見出し本発明を完成するに至った。

本発明のショットキー接合型半導体装置の製造方法は、炭化珪素エピタキシャル層の表面にショットキー電極を形成するショットキー接合型半導体装置の製造方法であって、

炭化珪素エピタキシャル層の表面にモリブテン、タングステン、またはこれらの合金からなるショットキー電極を形成した後、熱処理することによって、炭化珪素エピタキシャル層とショットキー電極との界面で合金化反応を起こして該界面に合金層を形成し、これにより、n因子をほぼ一定の低い値に保った状態でショットキー障壁の高さを制御することを特徴としている。

- [0011] この熱処理は、300～1200℃、好ましくは400～700℃で行われ、これにより、n因子を1.05以下に保った状態で、ショットキー障壁の高さを、1.0～1.3eV(モリブテンでは1.1～1.3eV、タングステンでは1.0～1.1eV)の範囲内で任意に制御することができる。

発明の効果

- [0012] 本発明によれば、n因子を大幅に増加させることなく、ショットキー障壁の高さを電力

損失が最小となる領域において所望の値に制御することができる。

また、製造時においてショットキー電極に対して予め高温の熱処理が加えられているので、高温環境下の特性がよく、さらにサージ電流等による発熱に対する耐熱性が高いショットキー接合型半導体装置を得ることができる。

図面の簡単な説明

[0013] [図1]図1は、本発明の一実施形態におけるショットキーダイオードの製造工程を説明する断面図である。

[図2]図2は、熱処理温度とSBHおよびn因子との関係を示したグラフである。

[図3]図3は、本発明の製造方法によって得られたショットキーダイオードについて順方向および逆方向の電流電圧測定を行った結果を示したグラフであり、図3(a)は順方向特性、図3(b)は逆方向特性を示す。

符号の説明

- [0014] 1 SiC単結晶基板
2 SiCエピタキシャル層
3 イオン注入層
4 SiO₂酸化膜
5 SiO₂酸化膜
6 ニッケル膜
7 オーミック電極
8 モリブテン膜

発明を実施するための最良の形態

[0015] 以下、図面を参照しながら本発明の実施形態について説明する。図1(a)～(d)は、本発明の一実施形態におけるショットキーダイオードの製造工程を説明する断面図である。図1(a)において、1はSiC単結晶基板、2はSiCエピタキシャル層、3はイオン注入層である。SiC単結晶基板1は、高濃度($5 \times 10^{18} \text{ cm}^{-3}$)に不純物がドーピングされたn型の4H-SiC基板であり、昇華法(改良レーリー法)により結晶成長させたSiCのバルク結晶をスライスしたものを使用している。

[0016] 改良レーリー法による場合、例えば、坩堝にSiC粉末を入れて2200～2400℃で

加熱して気化し、種結晶の表面に典型的には0.8〜1mm/hの速度で堆積させてバルク成長させる。得られたインゴットを所定の厚さに、所望の結晶面が表出するようにスライスしてSiC単結晶基板1が得られる。

このSiC単結晶基板1の表面を研磨処理などで平滑化する。切り出したウエハの表面を、水素エッチング、化学機械研磨(CMP:Chemical Mechanical Polishing)などにより処理して鏡面状に平滑化すると、エピタキシャル膜へのベールサプレーン転位の伝播密度が低減する。

- [0017] 次に、SiC単結晶基板1の平滑化した表面からCVD法によってSiC単結晶膜をエピタキシャル成長させる。Cの原料ガスとしてはプロパン等が用いられ、Siの原料ガスとしてはシラン等が用いられる。これらの原料ガスと、水素等のキャリアガスと、ドーパントガスである窒素との混合ガスをSiC単結晶基板の表面に供給する。

これらのガス雰囲気下、例えば1500〜1600℃、40〜80Torrの条件で、2〜20 $\mu\text{m}/\text{h}$ の成長速度でSiCをエピタキシャル成長させる。これにより、SiC単結晶基板1と同一の結晶型である4H-SiC単結晶がステップフロー成長し、不純物として窒素が $2.2 \times 10^{15} \text{cm}^{-3}$ ドーパされた膜厚30 μm のSiCエピタキシャル層2が形成される。

- [0018] エピタキシャル成長を行うための具体的な装置としては、縦型ホットウォール炉を用いることができる。縦型ホットウォール炉には、石英で形成された水冷2重円筒管が設置され、水冷2重円筒管の内部には、円筒状断熱材、グラファイトで形成されたホットウォール、およびSiC単結晶基板を縦方向に保持するための楔形サセプタが設置されている。水冷2重円筒管の外側周囲には、高周波加熱コイルが設置され、高周波加熱コイルによりホットウォールを高周波誘導加熱し、ホットウォールからの輻射熱により、楔形サセプタに保持されたSiC単結晶基板を加熱する。SiC単結晶基板を加熱しながら水冷2重円筒管の下方より反応ガスを供給することによって、SiC単結晶基板の表面にSiCがエピタキシャル成長する。

- [0019] SiC単結晶基板1の表面にSiCエピタキシャル層2を成膜した後、この基板を洗浄し、次いで熱酸化炉に基板を導入して1125℃で1時間程度の酸化処理を施す。これによって、イオン注入時に汚染を防止するための保護膜として作用する酸化膜をSiCエピタキシャル層2の上に形成する。

次に、フォトリソグラフィーによって酸化膜の一部を除去して開口を形成し、この開口からSiCエピタキシャル層2を露出させる。その後、この開口からp型不純物となるアルミニウムをイオン注入し、アルミイオン注入層3(JTE: Junction Termination Extension)を形成する。このアルミイオン注入層3は、後に形成するショットキー電極の周縁部における電界集中を緩和して耐電圧性を向上するために、ショットキー電極の周縁部となる位置に形成される。アルミイオン注入層3中のアルミイオン濃度は、中心から外部に向かって濃度が低くなるように制御され、アルミイオン濃度は中心において $2.2 \times 10^{18} \text{ cm}^{-3}$ 、外部において $3 \times 10^{17} \text{ cm}^{-3}$ となっている。アルミイオンを注入した後、アルミニウムを電氣的に活性化するために1700℃で3分間の熱処理を施す。

[0020] 次に、得られた基板を洗浄した後、1200℃で5時間の酸化処理を施し、図1(b)に示したように、基板の両面に SiO_2 の酸化膜4, 5を形成する。SiC単結晶基板1の裏面側の酸化膜5をバッファードフッ酸により除去した後、図1(c)に示したように、この裏面に真空蒸着法により膜厚350nmのニッケル膜6を堆積させ、次いで、1050℃で90秒間の熱処理を施す。この熱処理によって、図1(d)に示したように、ニッケル膜6とSiC単結晶基板1は合金(ニッケルシリサイド)層を形成し、オーミック電極7として機能する。

[0021] オーミック電極7を形成した後、上記と同様にフォトリソグラフィーによりショットキー電極を形成する領域の酸化膜4を除去する。次いで、スパッタ法により、室温〜50℃程度で数分間、スパッタガスとしてArを用いてSiCエピタキシャル層2の表面にモリブテン膜8(ショットキー電極)を膜厚100nmで堆積する。

モリブテン膜8を堆積した後、所定温度で熱処理を施す。好ましくはアルゴン、窒素などの不活性ガスの雰囲気下で熱処理する。

[0022] この熱処理によって、炭化珪素エピタキシャル層2とショットキー電極8との界面で合金化が進行し、界面に数nmの合金層が形成される。この合金層の存在は、高分解能透過型電子顕微鏡によってコントラスト像として確認することができる。合金層の組成は、MoCとMoSiとからなるアロイであると考えられる。

熱処理によって合金層を形成することにより、ショットキーダイオードの使用時にお

いて温度条件などの変動に対して物性を安定化するとともに、電力損失が最小となる領域においてSBHが所望の値となるようにSBHを制御することができる。すなわち、300〜1200℃、好ましくは400〜700℃の範囲内で熱処理を施すことによって、SBHを1.1〜1.3eV(400〜700℃では1.1〜1.25eV)の間で任意に制御することができる。この際、n因子はこの温度範囲における熱処理によってはほとんど変動せずに、1に近い低い値に保たれる。

[0023] 熱処理温度とSBH、および熱処理温度とn因子との関係を図2に示す。このように、モリブテンを使用した場合、SBHは熱処理前の約1.1eVから、600℃では約1.2eVまで増加するとともに、n因子は1.05以下のほぼ一定値に保たれる。なお、図示していないが熱処理温度900℃ではSBHが1.27eV、n因子は1.05以下であった。本実施形態では、600℃で10分間熱処理することにより、耐電圧4kVの場合に電力損失を低減するための最適値である1.2eVにSBHを調節した。

[0024] これに対して、従来からショットキー電極に使用されている金属の一つであるチタンでは、図2に示したように、熱処理を施すことによりSBHを制御することはできるが、同時にn因子が大幅に変動、増加するため、これによって逆方向電圧の印加時におけるリーク電流が増加するなど素子の性能に影響してしまう。

本実施形態により得られたショットキーダイオードについて順方向および逆方向の電流電圧測定を20℃の温度下において行った結果を図3に示す。図3(a)は順方向特性、図3(b)は逆方向特性である。特性オン抵抗(R_{on})は $12.2\text{m}\Omega\text{cm}^2$ 、特性オン電圧(V_f :順方向電流密度が 100Acm^{-2} となる電圧)は2.2Vであり、耐電圧は4.4kVであった。このように、高い耐電圧を有するとともに、特性オン抵抗および特性オン電圧が非常に低い、電力損失の少ないショットキーダイオードが得られた。

[0025] 上記の実施形態に準じて作製した2つのショットキーダイオードの物性値を下記に示す。

[ショットキーダイオード(1)]

SBH:1.27V

n因子:1.02

(以下、20℃における測定値)

特性オン抵抗: $12.20 \text{ m}\Omega \text{ cm}^2$

特性オン電圧: 2.16 V

耐電圧: 4.40 V

リーク電流密度: 0.66 mA cm^{-2} (逆方向電圧 4.0 kV)

[ショットキーダイオード(2)]

SBH: 1.28 V

n因子: 1.02

(以下、 20°C における測定値)

特性オン抵抗: $9.07 \text{ m}\Omega \text{ cm}^2$

特性オン電圧: 1.89 V

耐電圧: 4.15 V

リーク電流密度: 0.14 mA cm^{-2} (逆方向電圧 3.5 kV)

0.96 mA cm^{-2} (逆方向電圧 4.0 kV)

(以下、 150°C における測定値)

特性オン抵抗: $29.46 \text{ m}\Omega \text{ cm}^2$

特性オン電圧: 3.64 V

リーク電流密度: 0.30 mA cm^{-2} (逆方向電圧 3.0 kV)

なお、ショットキーダイオード(2)の逆方向電圧 3.5 kV におけるリーク電流密度 0.14 mA cm^{-2} は、上記の非特許文献2において報告された 5-kV Ni-4H-SiC ショットキーダイオードの $1/100$ 以下の値であるにもかかわらず、特性オン電圧 (at 25 A cm^{-2}) はその約 $1/2$ の値であった。

[0026] さらに、ショットキーダイオード(2)を 150°C において順方向電流 100 mA cm^{-2} 、逆電圧 3 kV で作動させたところ、オン状態とオフ状態における電力損失はそれぞれ 36.4 W cm^{-2} 、 0.9 W cm^{-2} であった。このように、高温環境下においてもオフ状態の電力損失はオン状態と比較して非常に小さい。

本発明では、製造工程において予めショットキー電極に高温の熱処理が加えられているので、本発明により得られるショットキーダイオードは高温下においても安定した作動が可能であり、高温環境下の特性がよい。例えば、上記の例のように高温下

においてもリーク電流が非常に少なく、例えば250℃でも作動が可能である。また、ダイオード等に突発的に流れるサージ電流によって発熱しても、上記したように予めショットキー電極に高温の熱処理が加えられているので損傷しにくく、耐熱性が高い。

[0027] 本実施形態ではショットキー電極の形成材料としてモリブテンを使用した。図2に示したように、タングステンを使用しても、 n 因子を低い値に保ち素子の性能を劣化させることなく、ショットキー障壁の高さを電力損失が最小となる領域において所望の値に制御することができる。同図では、熱処理前では約1.2 eVであったSBHが600℃では約1.1 eVまで減少するとともに、 n 因子は1.05以下のほぼ一定値に保たれている。なお、図示していないが熱処理温度700℃ではSBHが1.06 eV、 n 因子は1.05以下であった。

[0028] 電極の形成材料としてタングステンを使用する場合、タングステン膜をSiCエピタキシャル層の上に堆積してショットキー電極を形成した後、所定温度で熱処理を施す。好ましくはアルゴン、窒素などの不活性ガスの雰囲気下で熱処理する。この熱処理によって、炭化珪素エピタキシャル層とショットキー電極との界面で合金化が進行し、界面に数nmの合金層が形成される。合金層の組成は、WCとWSiとからなるアロイであると考えられる。

[0029] 300～1200℃、好ましくは400～700℃の範囲内で熱処理を施し、これによってタングステンとSiCとを界面で反応させて合金層を形成することにより、 n 因子を1.05以下に保った状態で、SBHを1.0～1.1 eV(400～700℃では1.05～1.1 eV)の間で、電力損失が最も小さい最適値となるように任意に制御することができる。モリブテンとタングステンの合金を使用してショットキー電極を形成した場合であっても、上記の温度範囲での熱処理によって同様の制御が可能である。

[0030] 以上、本発明の好ましい実施形態について説明したが、本発明はこの実施形態に限定されるものではなく、その要旨を逸脱しない範囲内において各種の変形、変更が可能である。その一例を以下に示す。

SiC単結晶基板として、改良レーリー法によりバルク成長させたものの他、CVD法によってバルク成長させたものを用いてもよい。

[0031] エピタキシャル膜を成長させる単結晶基板は、例えばシリコンであってもよい。上記の実施形態のようにエピタキシャル膜を成長させる基板としてSiC単結晶基板を使用する場合、その結晶型は特に限定されず、各種の結晶型のSiC単結晶基板を使用できる。例えば上記の実施形態で用いた4H-SiC(六方晶四回周期型)の他に好ましいものとしては、6H-SiC(六方晶六回周期型)、3C(立方晶三回周期型)などがある。

[0032] 本発明ではSiC単結晶基板のエピタキシャル成長を行う結晶面、結晶方位も特に限定されない。SiC単結晶基板のエピタキシャル成長を行う結晶面としては、例えば(0001)Si面、(000-1)C面、(11-20)面、(01-10)面、(03-38)面などが挙げられる。

(0001)Si面、(000-1)C面でエピタキシャル成長させる場合、[01-10]方向、[11-20]方向、あるいは[01-10]方向と[11-20]方向との中間方向のオフ方位に、例えば1〜12°のオフ角で傾斜させて切り出した基板を使用し、この結晶面からステップフロー成長技術によりSiCをエピタキシャル成長させる。

[0033] なお、上記において、格子方位および格子面について、個別方位は□、個別面は()で示し、負の指数については結晶学上、“-”(バー)を数字の上に付けることになっているが、明細書の作成の都合上、数字の前に負号を付けてこれに代えている。

ショットキー電極の周縁部における電界集中を緩和するために、本実施形態のようにイオン注入層を形成する場合、例えばSiCエピタキシャル層の導電型とは逆の導電型の他の不純物をイオン注入してもよい。

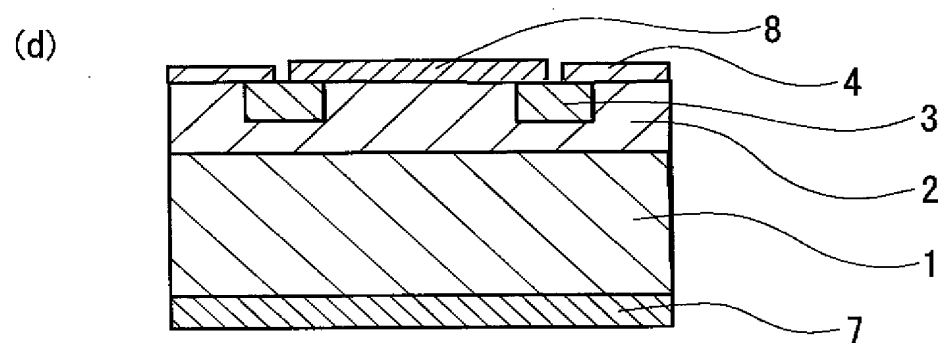
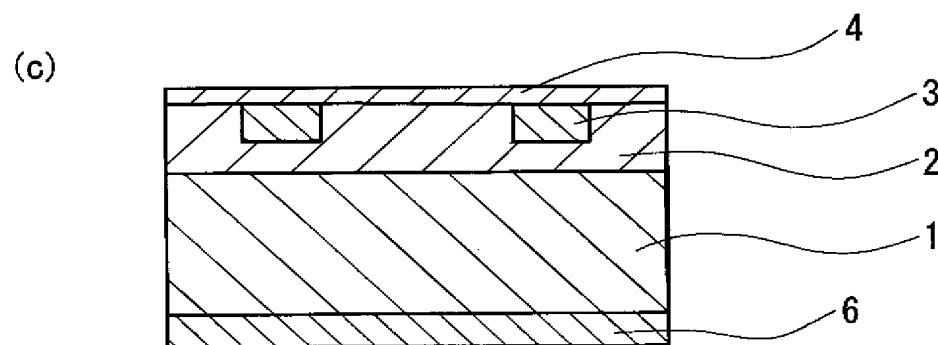
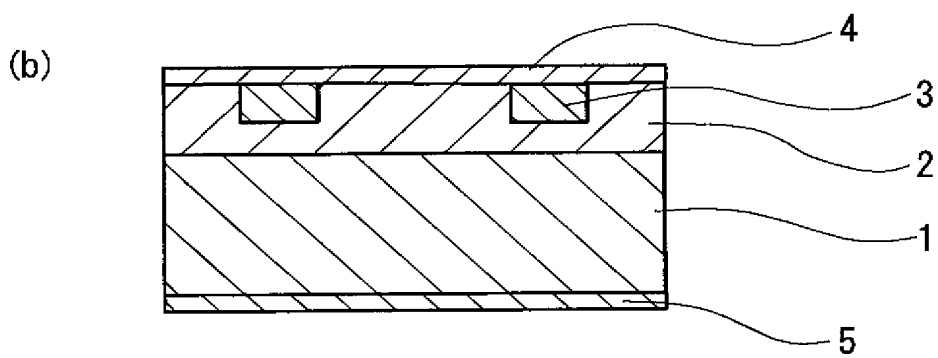
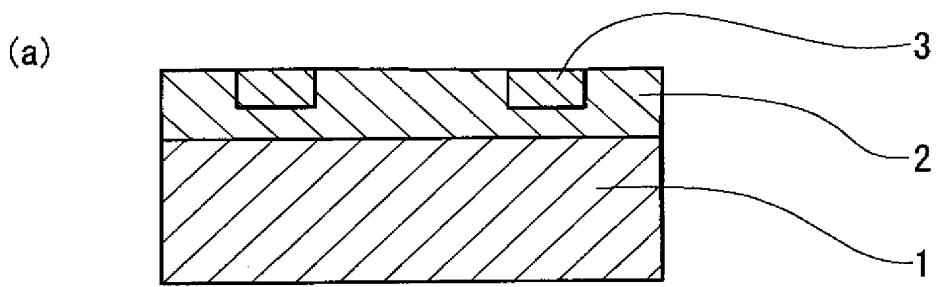
[0034] モリブデンまたはタングステンをSiCエピタキシャル層上に堆積する方法として、スパッタ法その他、真空蒸着法、電子ビーム法などを用いてもよい。

上記の実施形態ではショットキーダイオードのショットキー電極にモリブデンを用いて熱処理したが、この他、本発明は、例えばゲート電極としてショットキー電極を用いるMESFETなどのショットキー接合型半導体装置の製造にも適用される。

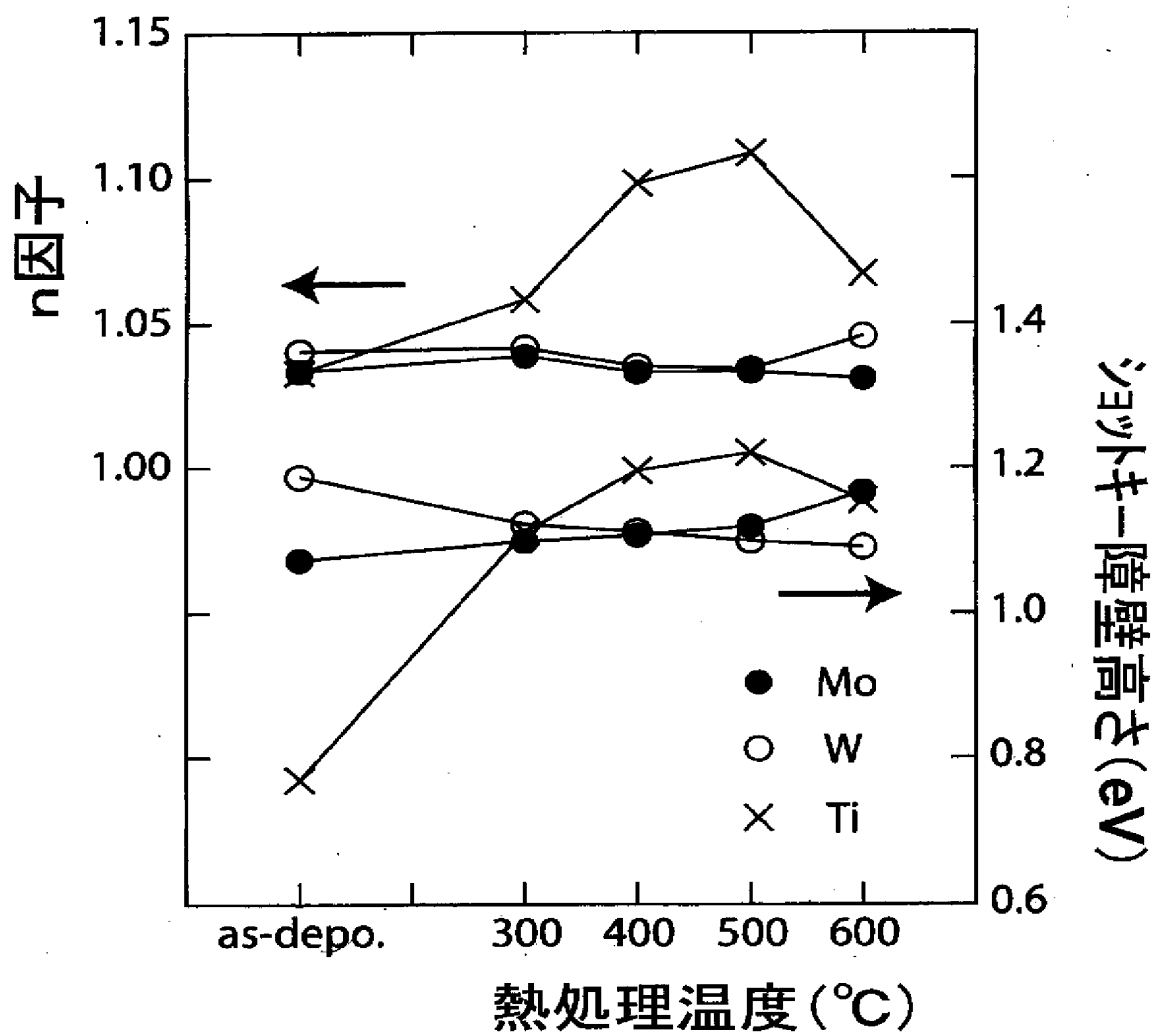
請求の範囲

- [1] 炭化珪素エピタキシャル層の表面にショットキー電極を形成するショットキー接合型半導体装置の製造方法であって、
- 炭化珪素エピタキシャル層の表面にモリブデン、タングステン、またはこれらの合金からなるショットキー電極を形成した後、熱処理することによって、炭化珪素エピタキシャル層とショットキー電極との界面で合金化反応を起こして該界面に合金層を形成し、これにより、 n 因子をほぼ一定の低い値に保った状態でショットキー障壁の高さを制御することを特徴とするショットキー接合型半導体装置の製造方法。
- [2] 熱処理温度が300〜1200℃であることを特徴とする請求項1に記載のショットキー接合型半導体装置の製造方法。
- [3] n 因子を1.05以下に保った状態で、ショットキー障壁の高さを1.0〜1.3eVの範囲内で任意に制御することを特徴とする請求項2に記載のショットキー接合型半導体装置の製造方法。

[図1]

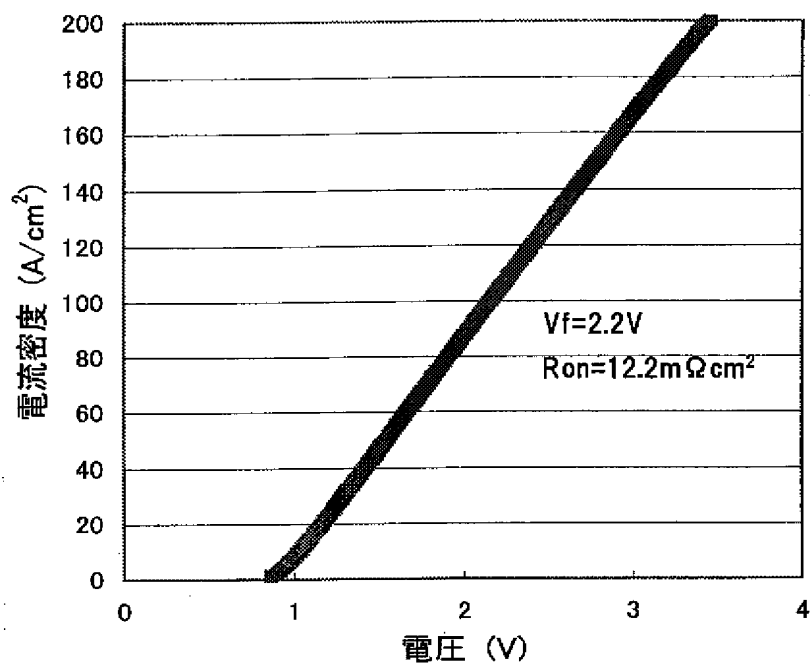


[図2]

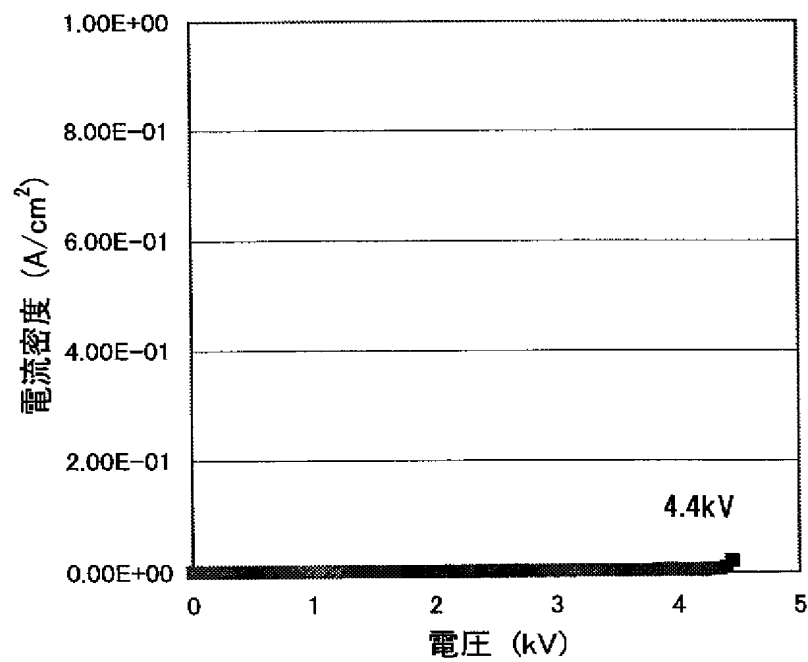


[図3]

(a)



(b)



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005530

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H01L29/47, 29/872

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl.⁷ H01L29/47, 29/872

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-258271 A (Shindengen Electric Mfg. Co., Ltd.), 12 September, 2003 (12.09.03), Full text; all drawings (Family: none)	1-3
A	JP 2003-068760 A (Denso Corp.), 07 March, 2003 (07.03.03), Full text; all drawings (Family: none)	1-3
A	JP 06-084967 A (NEC Corp.), 25 March, 1994 (25.03.94), Full text; all drawings (Family: none)	1-3



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T"

later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X"

document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y"

document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&"

document member of the same patent family

Date of the actual completion of the international search

10 June, 2005 (10.06.05)

Date of mailing of the international search report

28 June, 2005 (28.06.05)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/005530

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 05-055552 A (Hitachi, Ltd.), 05 March, 1993 (05.03.93), Full text; all drawings (Family: none)	1-3

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl.7 H01L29/47, 29/872

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl.7 H01L29/47, 29/872

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P 2003-258271 A (新電元工業株式会社) 2003.09.12, 全文, 全図 (ファミリーなし)	1-3
A	J P 2003-068760 A (株式会社デンソー) 2003.03.07, 全文, 全図 (ファミリーなし)	1-3
A	J P 06-084967 A (日本電気株式会社) 1994.03.25, 全文, 全図 (ファミリーなし)	1-3

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

10.06.2005

国際調査報告の発送日

28.06.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小野田 誠

電話番号 03-3581-1101 内線 3498

4 L

8427

C (続き). 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 05-055552 A (株式会社日立製作所) 1993.03.05, 全文, 全図 (ファミリーなし)	1-3